

# Old Tech : PDP-8

D.Moreaux

8 octobre 2018

## 1 Introduction

Les ordinateurs PDP (Programmed Data Processor) ont été fabriqués par DEC entre 1957 et 1990. On trouve différentes architectures, à 12, 16, 18 et 36 bits

Les premiers modèles étaient construits à base de modules à transistor. Par la suite, des modules contenant des circuits intégrés génériques (série 74XX) sont apparus et ce n'est que sur la fin que l'on a commencé à voir des processeurs sous forme de circuit intégrés.

modèle	année	bits	remarques
PDP-1	1959	18	2700 transistors et 3000 diodes
PDP-3	1960	36	Un seul exemplaire construit ar le SEI (CIA)
PDP-4	1962	18	Plus lent mais moins cher que le PDP-1
PDP-5	1963	12	Premier produit en un grand (plus de 1000) nombre
PDP-6	1964	36	Premier à supporter le <i>Time Sharing</i>
PDP-7	1964	18	Ordinateur sur lequel a été conçu UNIX
PDP-8	1965	12	Premier gros succès commercial (plus de 50000)
PDP-9	1966	18	Premier système microprogrammé, successeur du PDP-7
PDP-10	1966	36	Time Sharing en standard
PDP-11	1970	16	Passage de groupes de 6 bits à groupes de 8 bits
PDP-12	1969	12	descendant du PDP-8
PDP-14	1969	12	Version PLC (Programmable Logic Controller)
PDP-15	1970	18	Seule machine 18 bits construite à partir de IC

Les PDP étaient munis d'un panneau de contrôle qui permettait de modifier directement la mémoire ou de lancer l'exécution d'un programme à l'aide d'un ensemble d'interupteurs.

A part le PDP-11, les PDP étaient basés sur des tailles de mot multiples de 6 bits et utilisaient les nombres octaux (chiffres binaires regroupés par 3) pour représenter les différentes valeurs.

## 2 Le langage du PDP-8

Le PDP-8 dispose d'un accumulateur (AC), d'un Link Register (L) correspondant au carry, d'un pointeur d'instruction (PC) et de deux registres pour l'accès à la mémoire (MA et MB).

Par la suite, on a ajouté deux registres utilisés par les extensions de mémoire (Data Field : DF, Instruction Field : IF) et deux registres utilisés par l'extension mathématique (MQ et STEP)

Dans les instructions qui suivent, NNN est une adresse sur 9 bits qui sera interprétée comme suit : IZN NNN NNN

I est le flag indirect. S'il est mis à 1, l'adresse se trouve à l'adresse spécifiée

Z est la page. S'il vaut 0, l'adresse sera 000 00N NNN NNN sinon, les bits de poids fort seront pris de PC et on aura PPP PPN NNN NNN.

0NNN	AND	$C \leftarrow AC$ ET valeur a l'adresse NNN
1NNN	TAD	$AC \leftarrow AC +$ valeur a l'adresse NNN
2NNN	ISZ	Incrémente la valeur à l'adresse NNN, skip si =0
3NNN	DCA	Sauve AC à l'adresse NNN et met AC à 0
4NNN	JMS	Sauve PC à l'adresse NNN et saute à l'adresse NNN+1
5NNN	JMP	Saute à l'adresse NNN
6DDI	IOT	Active les lignes I pour le périphérique DD.
7XXX	OPR	Opération composite

Les opérations déclenchées par IOT peuvent accéder à AC en lecture ou écriture et peuvent déclencher un skip (sauter l'instruction suivante)

Les fonctions OPR sont réparties en deux groupes

1 1 1 0 CLA CLL CMA CML RAR RAL double IAC

1 1 1 1 CLA SMA SZA SNL sense OSR HLT 0

Si *double* est à un en même temps que RAR ou RAL, on obtient RTR ou RTL

Si *sense* est à un, SMA, SZA et SNL sont transformés en SPA, SNA, SZL. Si aucun des tests n'est activé, on obtient la fonction SKP.

Les différentes fonctions peuvent être combinées, par exemple, on peut activer en même temps CLA et CMA ce qui aura pour effet de mettre la valeur 111 111 111 111 dans l'accumulateur.

Sur les modèles *récents*, le flag *double* utilisé sans RAR/RAL devenait l'instruction BSWP qui échangeait les 6 bits de poids forts avec ceux de poids faible

CLA	AC=0	CMA	Complément AC
CLL	L=0	CML	Complément L
RAR	Rotation droite AC/L	RAL	Rotation gauche AC/L
IAC	$AC \leftarrow AC + 1$	OSR	$AC \leftarrow AC$ OU switches
SMA	Skip si $A < 0$	SPA	Skip si $A \geq 0$
SZA	Skip si $A = 00$	SNA	Skip si $A \neq 0$
SNL	Skip si $L \neq 0$	SZL	Skip si $L = 0$
SKP	Skip inconditionnel	HLT	Passe en mode STOP

Pour les IOT, la valeur DD indique le périphérique concerné

00	Mécanisme d'interruptions
01	lecteur bande perforée rapide
02	perforateur rapide
03	Clavier/lecteur bande
04	imprimante/perforateur
05 06 07	Oscilloscope
2X	lecture/écriture dans DF et IF (extension mémoire)
40 41 42	Data Communication
50 51 52	Table traçante
60 61 62	Tambour magnétique/disque
63 67	Lecteur cartes perforées
65 66	Imprimante <i>automatique</i>
76 77	Lecteur de bande magnétique

La valeur de I indique l'opération à faire. Parfois chaque bit correspond à une opération et on peut les combiner, parfois on dispose de 8 opérations. Dans le premier cas, les opérations seront effectuées dans l'ordre bit 0 à bit 2

Souvent le bit 0 teste le drapeau du périphérique et fait un skip si il est actif/inactif (selon le cas), les bits 1 et 2 transféreront une valeur entre l'accumulateur et le registre du périphérique et remettront le drapeau à 0.

### 3 exemple de programme

```
4000 7201 CLA IAC
4001 3000 DCA 0000
4002 1215 TAD 4015
4003 3001 DCA 0001
4004 1000 TAD 0000
4005 2002 ISZ 0002
4006 5205 JMP 4005
4007 2001 ISZ 0001
4010 5205 JMP 4005
4011 7104 CLL RAL
4012 7420 SNL
4013 5201 JMP 4001
4014 5200 JMP 4000
4015 7700 data 7700
```

4000 met AC à 1  
4001 sauve AC en mémoire à l'adresse 0000 avant ce qui suit  
4002-4003 copie à l'adresse 0001 la valeur 7700  
4004 récupère la valeur de AC de l'adresse 0000  
4005-4010 fait une pause (deux boucles imbriquées dont les compteurs sont aux adresses 0001 et 0002  
4011 décale AC vers la gauche  
4012 retournera en 4000 ou 4001 selon que le bit contenu dans A soit sorti (dans L) ou pas

Pour entrer ce code, on forme la valeur 4000 sur les interrupteurs, on charge l'adresse [LOAD ADR], puis on compose un par un les nombres de la 2eme colonne que l'on sauve en mémoire avec [DEPOSIT].

Pour l'exécuter, on remet la valeur 4000, on la charge et on pousse sur [RUN]